

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-309373

(43)Date of publication of application : 31.10.2003

---

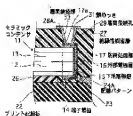
(51)Int.Cl. H05K 3/46  
H01C 1/142  
H01G 4/252  
H05K 3/00

---

(21)Application number : 2002-116100 (71)Applicant : SONY CORP  
(22)Date of filing : 18.04.2002 (72)Inventor : ISHII MASAMI  
ORUI KEN

---

(54) ELECTRONIC COMPONENT, COMPONENT BUILT-IN BOARD, AND  
MANUFACTURING METHOD FOR THE COMPONENT BUILT-IN BOARD



(57)Abstract:

PROBLEM TO BE SOLVED: To provide electronic components capable of coping with the mounting of a lead free solder, and of securing workability and joint reliability, and to provide a component containing board, capable of interlayer electrical connection with higher reliability and of coping with making the pitch of a wiring pattern finer.

SOLUTION: A surface layer of a terminal electrode 14 of the electronic components 11 comprises copper, on which a rust-proof layer 17 comprising water-soluble preflux is formed. The rust proof processing layer 17 is removed upon being soldered with ground copper exposed, to assure wetting property for a lead free solder. Copper plating 31 undergoes interlayer connection upon components 11 being accommodated in a board, whereby the board can cope with making an interlayer connection hole 29 smaller in size and in larger aspect ratio. Further, removal of the rust-proof processing layer 17 corresponding to an interlayer connection hole 33 with a plating preprocessing prior to desmearing processing after laser processing or to the formation of the copper plating 31 can be facilitated.

---

## LEGAL STATUS

[Date of request for examination] 04.03.2005

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's

decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

**JPO and NCIPI are not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] Electronic parts which are the electronic parts with which the rustproofing layer was formed in the surface of the terminal electrode which the surface of a terminal electrode becomes with copper and becomes with said copper, and are characterized by said rustproofing layer becoming by water-soluble PURIFURAKKUSU.

[Claim 2] Electronic parts according to claim 1 with which said electronic parts are characterized by being a chip mold laminating ceramic condenser or chip mold resistance components.

[Claim 3] Electronic parts according to claim 2 with which said water-soluble PURIFURAKKUSU is characterized by being an imidazole system.

[Claim 4] An insulating layer, the conductor layer formed in one field of said insulating layer, and the electronic parts held in the interior of said insulating layer, It is the substrate equipped with the interlayer connection section for making it flow through between said conductor layers and terminal electrodes of

said electronic parts with built-in components. The substrate with built-in components characterized by forming the rustproofing layer in other fields while some fields of the surface of a terminal electrode where the surface of said terminal electrode becomes with copper, and becomes with said copper are electrically connected with said interlayer connection section.

[Claim 5] The substrate according to claim 4 with built-in components characterized by said rustproofing layer becoming by water-soluble PURIFURAKKUSU.

[Claim 6] The substrate according to claim 4 with built-in components with which said electronic parts are characterized by being a chip mold laminating ceramic condenser or chip mold resistance components.

[Claim 7] The substrate according to claim 4 with built-in components characterized by coming to form copper plating in the internal surface of the interlayer connection hole with which said interlayer connection section penetrates said insulating layer.

[Claim 8] The substrate according to claim 5 with built-in components with which said water-soluble PURIFURAKKUSU is characterized by being an imidazole system.

[Claim 9] The substrate according to claim 4 with built-in components with which said insulating layer and said conductor layer are characterized by consisting of a resin layer of copper foil with resin, and its copper foil coat, respectively.

[Claim 10] The substrate according to claim 4 with built-in components characterized by carrying said electronic parts on the printed wired board by which a laminating is carried out to the field of another side of said insulating layer.

[Claim 11] The process which coats with water-soluble PURIFURAKKUSU the terminal electrode of the electronic parts which it is the manufacture approach of a substrate with built-in components of having held electronic parts in the interior, and a surface becomes with copper, The process which holds said electronic parts in the interior of an insulating layer, and the process which forms the

interlayer connection hole for exposing the terminal electrode of said held electronic parts to the exterior to said insulating layer, The manufacture approach of a substrate with built-in components that only the part corresponding to the formation part of said interlayer connection hole is characterized by having the process which removes water-soluble PURIFURAKKUSU on said terminal electrode, and the process which forms copper plating in the internal surface of said interlayer connection hole.

[Claim 12] The manufacture approach of a substrate according to claim 11 with built-in components that the process from which said interlayer connection hole is formed with a laser process, and removes said water-soluble PURIFURAKKUSU partially is characterized by being carried out into DESUMIA down stream processing after said interlayer connection hole formation.

[Claim 13] The manufacture approach of a substrate according to claim 11 with built-in components that the process from which said interlayer connection hole is formed by the photolithography method, and removes said water-soluble PURIFURAKKUSU partially is characterized by being carried out into the head end process before said copper-plating formation.

[Claim 14] said electronic parts -- a printed wired board top -- un--- a conductor -- the manufacture approach of the substrate according to claim 11 with built-in components characterized by being the process which carries out the laminating of the resin layer of copper foil with resin to the field which said electronic parts of said printed wired board paste [ the process which has pasted the section and holds said electronic parts in the interior of an insulating layer ] up.

[Claim 15] The manufacture approach of the substrate according to claim 11 with built-in components characterized by using water-soluble PURIFURAKKUSU of an imidazole system as said water-soluble PURIFURAKKUSU.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of the substrate with built-in components which held the electronic parts which can respond to unleaded solder mounting, and the components concerned in the interior of an insulating layer, and a substrate with built-in components.

[0002]

[Description of the Prior Art] Generally, by electronic equipment, assembly is performed by soldering and carrying various components on the wiring circuit pattern printed by the printed wired board. Solder plating which consists of Sn and Pb so that solder may tend to be damp has been performed also to the components electrode by which the alloy with which the solder used for this soldering consists of Sn (tin) and Pb (lead) is widely used general-purpose, and is connected to a printed wired board.

[0003] The condition of having soldered for example, the chip mold laminating ceramic condenser to drawing 7 on the printed wired board as electronic parts is shown (JP,5-74644,A). The chip mold laminating ceramic condenser 1 carries out the laminating of the ceramic material 3 of the shape of a thin film sheet by which the internal electrode pattern 2 was formed in the front face to a multilayer, forms the terminal electrodes 4 and 4 respectively common to the both-sides side of the layered product, and has the structure which connected each internal

electrode pattern 2 to juxtaposition alternately. And in mounting this ceramic condenser 1 in a printed wired board 5, he is trying to join the terminal electrodes 4 and 4 with solder 7 to the wiring circuit patterns 6 and 6 formed on the printed wired board 5, respectively.

[0004] Drawing 8 shows an example of the cross-section structure of the terminal electrode 4 of the conventional chip mold laminating ceramic condenser 1. As for the substrate electrode layer 8, PdAg (palladium-silver), Ag, nickel (nickel), etc. are formed by baking etc. If solder contacts this soon when the substrate electrode layer 8 is formed by Ag, the problem (Ag \*\*\*\*\*) that Ag dissolves into solder will arise. In order to prevent this, on this substrate electrode layer 8, the bipolar electrode layer 9 which consists of nickel or Cu (copper) is formed as a barrier layer. And surface treatment of the solder plating which consists of SnPb is performed and carried out on this bipolar electrode layer 9, and this is made into the external electrode layer 10.

[0005] However, the motion which does not use Pb which is an environmental pollutant from a viewpoint of earth environmental protection and which uses the so-called unleaded solder for manufacture of electronic equipment has become strong in recent years (Nikkei ecology November, 1999 issue p.98). As a unleaded solder ingredient, SnAg (tin-silver) system solder, SnAgCu (tin-silver-copper) system solder, SnAgBiCu (tin-silver-bismuth-copper) system solder, SnCu (tin-copper) system solder, SnZn (tin-zinc) system solder, etc. are proposed, and each of these is produced, without using Pb for a raw material.

[0006] If the solder plating components of the former entering Pb are applied to the mounting process using such unleaded solder, the following problems will arise.

[0007] In a wave soldering process, penetration and production number of sheets will follow [ the SnPb component of components electrode plating ] into the fused unleaded solder increasing, and Pb component in the solder in a tub will increase. There is a problem that a production control becomes difficult by Pb mixed as an impurity since the melting point of solder, surface tension, a fluid characteristic,

etc. change. Moreover, when Pb mixes into unleaded solder, there is also a report of becoming easy to generate the lift off which has a bad influence on junction dependability (woods, Proc.of Mate 2001, pp 417-422, and 2001).

[0008] If the components by which SnPb plating was carried out in the reflow-soldering process on the other hand with the unleaded solder with which Bi was added are connected, it is thought that the 3 yuan eutectic component of SnPbBi is formed near the connection interface of a components electrode and solder. Since the melting point is as low as about 95 degrees C, this is supposed that the serious effect for junction dependability is done.

[0009] From these things, also making the surface treatment of a components electrode unleaded is called for strongly, Sn plating, SnAg plating, SnBi plating, SnCu plating, etc. are considered, and utilization is also carried out in part.

[0010] However, even if it uses these unleaded plating for the surface treatment of a components electrode, a problem which is listed to below occurs.

[0011] Sn plating is the most typical at the unleaded solder plating of an electrode surface. However, concern of a whisker arises in this. Since it is expected with the miniaturization of electronic equipment, and advanced features that a connection pitch also narrows further, the insulating dependability fall by the whisker is a serious problem.

[0012] It is reported that it is essentially difficult to prevent generating of a whisker on Cu system material especially also about SnCu plating since the plating coat is inherent in compressive stress (281 Vol. \*\*\*\*, an electronics mounting society, 4, p.276- 2001).

[0013] Moreover, the method of unleaded plating as well as an above-mentioned SnPb plating electrode melts during a solder bath at the time of wave soldering. Ag component of SnAg plating serves as an impurity in SnCu, SnZn solder, etc. Moreover, Bi component of SnBi plating serves as an impurity in SnCu, SnZn, SnAgCu solder, etc. With these impurities, since the melting point of solder, surface tension, a fluid characteristic, etc. change, reservation of a production control or junction dependability becomes difficult.



[0014] On the other hand, it sets on the printed wired board technique in recent years, and they are a passive component, or semiconductor chips and the package components (henceforth [ these are named generically and ] "electronic parts") of those, such as a chip mold laminating ceramic condenser from the flow of high-density-assembly-izing of a substrate, and multi-functionalization, and a chip resistor. Also in a claim, it is the same. Development of the substrate with built-in components of a gestalt held in the interior of an insulating layer is furthered.

[0015] There are some which connect the terminal electrode of the built-in electronic parts to the conductor pattern on an insulating layer electrically in it through the interlayer connection section which penetrates an insulating layer. This interlayer connection section has the mode which forms and constitutes copper plating in the internal surface of the interlayer connection hole which penetrates an insulating layer, and the mode which fills up with and forms a solder paste into an interlayer connection hole.

[0016] Here, if in charge of forming the interlayer connection section when applying the conventional electronic parts with which solder plating was formed in the components electrode built in to a substrate with built-in components, since surroundings nature is bad, the method of construction which forms copper plating in the internal surface of an interlayer connection hole is not employable [ copper plating for interlayer connections to the solder plating on a terminal electrode is attached, and ].

[0017] Moreover, supply and restoration of the solder paste to an interlayer connection hole have the problem of becoming difficult, so that the aperture of an interlayer connection hole becomes small, and, so that the aspect ratio becomes large. Furthermore, when many [ it is also difficult to make the amount of supply of a solder paste regularity and / too ], there is a possibility of solder overflowing from an interlayer connection hole and causing the short-circuit between lands, and when too few, there are another side and a possibility that it may become impossible to perform a proper interlayer connection.

[0018] It becomes very difficult to deal with fine pitch-ization of a circuit pattern in the substrate with built-in components which uses as built-in components the conventional electronic parts which formed solder plating in the terminal electrode also from high aspect ratio-ization in accordance with minor-diameter-izing and this of an interlayer connection hole not being avoided, either at fine pitch-ization of a circuit pattern. If supply of a solder paste is not controlled appropriately, it will become impossible moreover, to perform a proper interlayer connection.

[0019]

[Problem(s) to be Solved by the Invention] Let it be a technical problem to offer the electronic parts which this invention can be made in view of an above-mentioned problem, and can respond to unleaded solder mounting, and can secure soldering workability and the mechanical and electric dependability of a joint.

[0020] moreover, this invention -- the electrical installation between layers -- dependability -- it can carry out highly and let it be a technical problem to offer the manufacture approach of the substrate with built-in components which can fully respond also to fine pitch-ization of a circuit pattern, and a substrate with built-in components.

[0021]

[Means for Solving the Problem] In solving the above technical problem, the electronic parts of this invention are characterized by for the surface of a terminal electrode becoming with copper and the rustproofing layer currently formed in the surface becoming by water-soluble PURIFURAKKUSU.

[0022] since the surface of a terminal electrode becomes with copper -- owner lead - unleaded -- solder wettability is good even if it is which solder. Moreover, although water-soluble PURIFURAKKUSU as a rustproofing layer will not be limited especially if oxidation of the surface of the terminal electrode which becomes with copper can be prevented, it is desirable to use water-soluble PURIFURAKKUSU of an imidazole system. Since the rust-proofing layer by

water-soluble PURIFURAKKUSU is removed by the usual soldering process, this does not check solder wettability.

[0023] Therefore, since the electrode surface processing (solder plating) by the alloy containing lead becomes unnecessary according to the electronic parts of this invention, it not only can lower an environmental load by itself, but it becomes possible to correspond also to unleaded solder mounting. Moreover, since the lead component under plating is not eluted at the time of soldering, mechanical and electric soldering dependability is securable.

[0024] The conductor layer by which the substrate with built-in components of this invention was formed in one field of an insulating layer and this insulating layer on the other hand, It has the interlayer connection section for making it flow through between the electronic parts held in the interior of the above-mentioned insulating layer, and the above-mentioned conductor layers and the terminal electrodes of electronic parts. The rustproofing layer is formed in other fields of the surface, while the surface of the above-mentioned terminal electrode becomes with copper and some fields of the surface are electrically connected with the interlayer connection section.

[0025] Since rustproofing of the fields other than the field where the terminal electrode of the electronic parts with which the substrate with built-in components of this invention is built in is connected with the interlayer connection section is carried out, the rust prevention of the terminal electrode in the interior of a substrate is obtained. Moreover, by forming and constituting copper plating in the internal surface of the interlayer connection hole which penetrates an insulating layer for the interlayer connection section, it becomes possible to give conductivity easily also to the high interlayer connection hole of an aspect ratio in a minor diameter, and a proper interlayer connection operation can be performed fully corresponding to the formation of a fine pitch of a circuit pattern.

[0026] Moreover, the process which, as for the manufacture approach of the substrate with built-in components of this invention, a surface coats with the terminal electrode of the electronic parts which become with copper by water-

soluble PURIFURAKKUSU, The process which forms the interlayer connection hole for exposing to the exterior the terminal electrode of the electronic parts which held these electronic parts to the process held in the interior of an insulating layer, and its insulating layer, It has the process from which only the part corresponding to the formation part of an interlayer connection hole removes water-soluble PURIFURAKKUSU on the above-mentioned terminal electrode, and the process which forms copper plating in the internal surface of an interlayer connection hole.

[0027] In this invention, since the surface of the terminal electrode of electronic parts is copper, copper plating of the interlayer connection section is attached, and the surroundings are good and can fully respond also to a fine pitch pattern. Moreover, junction dependability is securable when only the connection part of the interlayer connection section removes water-soluble PURIFURAKKUSU on a terminal electrode. Since partial removal of water-soluble PURIFURAKKUSU can be easily performed using an acid or an alkaline drug solution, for example, it can carry out to the head end process and coincidence of nonelectrolytic plating, this invention can be carried out using the existing plating formation process.

[0028]

[Embodiment of the Invention] Hereafter, the gestalt of each operation of this invention is explained with reference to a drawing.

[0029] (Gestalt of the 1st operation) The gestalt of this operation explains the example of application to a chip mold laminating ceramic condenser (only henceforth a ceramic condenser) as electronic parts of this invention. Drawing 1 shows the cross-section structure of the ceramic condenser.

[0030] A ceramic condenser 11 carries out the laminating of the ceramic material 13 of the shape of a thin film sheet by which the internal electrode pattern 12 was formed in the front face to a multilayer, forms the terminal electrode 14 (only the terminal electrode by the side of an end is shown by a diagram.) respectively common to the both ends of the layered product, and has the structure which connected each internal electrode pattern 12 to juxtaposition alternately.

[0031] The ceramic material 13 consists of ceramic dielectrics, such as barium titanate ( $\text{BaTiO}_3$ ) and PZT (mixture of  $\text{PbTiO}_3$  (lead titanate) and  $\text{PbZrO}_3$  (lead zirconate)). The internal electrode pattern 12 is calcinated and formed, after consisting of nickel (nickel), palladium (Pd), etc. and being applied to the ceramic material 13 with the gestalt of a paste etc. The terminal electrode 14 has the substrate electrode layer 15 and the external electrode layer 16.

[0032] What is used for the usual chip can apply PdAg, Ag, nickel, etc. as it is, and the substrate electrode layer 15 is formed by baking etc. The external electrode layer 16 is formed in this invention, without this substrate electrode minding [ 15 ] a bipolar electrode layer. The external electrode layer 16 is formed with copper (Cu). For example, electrolysis plating can perform formation of the external electrode layer 16, and the thickness is set to 3-5 micrometers with the gestalt of 1-micrometer or more 10micro or less and this operation.

[0033] The rustproofing layer 17 which becomes by water-soluble PURIFURAKKUSU is formed at the terminal electrode 14 on the external electrode layer 16 which is the surface. Since water-soluble PURIFURAKKUSU does not use a lot of volatile organic compounds (VOC;volatile organic compounds) like solvent mold PURIFURAKKUSU at the time of manufacture, it is advantageous from a viewpoint of environmental preservation.

[0034] Since the rustproofing layer 17 which consists of water-soluble PURIFURAKKUSU can be formed on the external electrode layer 16 by dip coating, it can perform rustproofing of the terminal electrode 14 comparatively cheaply.

[0035] Moreover, it is possible as water-soluble PURIFURAKKUSU to form a rustproofing layer alternatively on the external electrode layer 16 which becomes with copper by using water-soluble PURIFURAKKUSU of an imidazole system. Here, an alkyl imidazole, a phenyl imidazole, benzimidazole, etc. correspond as an imidazole system.

[0036] The rustproofing layer 17 which becomes by water-soluble PURIFURAKKUSU is formed on the external electrode layer 16 of the terminal

electrode 14 by the thickness of 1 micrometer or less, and is put on the terminal electrode 14 by complex association with the copper which constitutes the external electrode layer 16.

[0037] The ceramic condenser 11 of the gestalt of this operation is constituted as mentioned above. In addition, since the terminal electrode by the side of the other end is also equipped with the same configuration as the terminal electrode 14 mentioned above, the explanation shall be omitted.

[0038] Now, in the ceramic condenser 11 constituted as mentioned above, the rustproofing layer 17 functions as preventing oxidation of the front face of the terminal electrode 14. Moreover, in case it mounts on the printed wired board which does not illustrate this ceramic condenser 11, since the rustproofing layer 17 is removed by the usual soldering process, the external electrode layer 16 of terminal electrode 14 surface is exposed to the exterior. owner lead -- unleaded - - even if it is which solder, the wettability with the copper which forms the external electrode layer 16 is good. In addition, a soldering process can apply any process of wave soldering and reflow soldering.

[0039] Therefore, since the electrode surface processing by the alloy containing lead becomes unnecessary to the terminal electrode 14 according to the gestalt of this operation, it is possible it not only can to lower an environmental load by itself, but to deal with unleaded solder mounting.

[0040] Moreover, while soldering workability improves since the electrode surface processing by the alloy containing lead becomes unnecessary according to the gestalt of this operation, the elution of the lead component to the inside of unleaded solder is lost at the time of a soldering process and a quality control burden is reduced by this, since the good soldered joint section is obtained, mechanical and electric junction dependability is secured.

[0041] (Gestalt of the 2nd operation) Next, the gestalt of operation of the 2nd of this invention is explained. Drawing 2 shows the configuration of the substrate 21 with built-in components of the gestalt of this operation. The substrate 21 with built-in components contains the ceramic condenser 11 explained with the gestalt

of the 1st operation as electronic parts.

[0042] The ceramic condenser 11 is joined through the non-conductive adhesives 26 on the printed wired board 22. It consisted of double-sided copper clad laminates, and the printed wired board 22 is equipped with the insulating base material 23 and the circuit patterns 24A and 24B which come to carry out patterning formation of the conductor layer (copper) of the both sides at a predetermined configuration.

[0043] Although the insulating base material 23 consists of organic system ingredients, such as what infiltrated an epoxy resin and polyimide resin into the glass fiber, a thing which infiltrated phenol resin into paper, and a thing which infiltrated the mixture (trade name: BT resin) of bismaleimide triazine resin and an epoxy resin into the glass fiber, it is also possible to constitute from ceramic system ingredients, such as an alumina, and glass content ceramics, aluminium nitride, besides this.

[0044] The circuit patterns 24A and 24B of each other are partially connected electrically through the through hole 25. A through hole 25 has a well-known configuration conventionally, it consists of a through tube formed in the insulating base material 23, and electric conduction plating, such as copper formed in the internal surface, or is filled up with electrical conducting materials, such as solder and conductive paste, in the above-mentioned through tube, and is constituted.

[0045] The laminating of the insulating resin layer (only henceforth a "resin layer") 27 as an insulating layer is carried out to the top face of a printed wired board 22 so that a ceramic condenser 11 may be covered. The mold of the ceramic condenser 11 is carried out with the configuration resin of this insulating resin layer 27.

[0046] Conductor pattern 28A which comes to carry out patterning formation of the copper foil etc. at a predetermined configuration is formed in the top face of the insulating resin layer 27. This conductor pattern 28A is electrically connected through the interlayer connection sections 33 and 34 to circuit pattern 24A on a printed wired board 22, and the terminal electrode 14 of a ceramic condenser 11.

[0047] The interlayer connection sections 33 and 34 consist of beer halls which come to give copper plating 31 and 32 to the internal surface of the interlayer connection holes 29 and 30 which penetrate the insulating resin layer 27. Drawing 3 and drawing 4 show the detail of the interlayer connection section 33 which connects between conductor pattern 28A and the terminal electrodes 14 of a ceramic condenser 11.

[0048] Although the rust prevention of the external electrode layer 16 which becomes with copper is made in the terminal electrode 14 of a ceramic condenser 11 by the rustproofing layer 17 which becomes by water-soluble PURIFURAKUSU of an imidazole system as the gestalt of the 1st operation explained It is partially exposed to the exterior through opening 17a, and some fields of the external electrode layer 16 are covered with copper plating 31 with the internal surface of the interlayer connection hole 29, in order to secure the electric connection with the interlayer connection section 33.

[0049] Next, the manufacture approach of the substrate 21 with built-in components of the gestalt this implementation constituted as mentioned above is explained with reference to drawing 5 and drawing 6 .

[0050] First, as shown in drawing 5 A, circuit patterns 24A and 24B are formed in each field of the insulating base material 23, and the printed wired board 22 to which the through hole 25 was partially established and electric connection between layers was made is prepared or produced. In addition, a printed wired board 22 may be not only a double-sided substrate but the single-sided board and the multilayer substrate of three or more layers to illustrate.

[0051] Next, adhesives 26 are applied to the predetermined field in which circuit pattern 24A of the top face of a printed wired board 22 is not formed, the ceramic condenser 11 of a configuration of that the gestalt of the 1st operation explained is laid on it, and a ceramic condenser 11 and a printed wired board 22 concerned are made to unify, as shown in drawing 5 B.

[0052] Before this ceramic condenser 11 is carried on a printed wired board 22, the process which coats the front face of the terminal electrode 14 with water-



soluble PURIFURAKKUSU of an imidazole system by the thickness of about 1 micrometer or less as a rustproofing layer 17 is performed. As the coating approach of water-soluble PURIFURAKKUSU, well-known technique, such as dip coating and a spray method, can be used.

[0053] Then, as shown in drawing 5 C, the laminating of the adhesive resin layer 27 of copper foil 36 with resin is stuck and carried out to the top face of a printed wired board 22. At this time, the mold of the ceramic condenser 11 is carried out with the adhesion resin which constitutes the resin layer 27. Moreover, since the rustproofing layer 17 is formed on the terminal electrode 14 of a ceramic condenser 11, discoloration of the terminal electrode 14 concerned by the heat-treatment accompanying the laminating of copper foil 36 with resin is prevented.

[0054] Next, for example, as shown in drawing 6 D, laser beam L is irradiated from the copper foil coat 28 side of copper foil 36 with resin, and the process which forms the interlayer connection holes 29 and 30 connected to circuit pattern 24A of the terminal electrode 14 of a ceramic condenser 11 and a printed wired board 22 is performed.

[0055] As the punching approach of the copper foil 36 with resin using a laser beam The conformal mask method which punches the resin layer 27 by the larger CO2 laser than an aperture after forming the window (aperture) of an aperture and the diameter of said in a copper foil coat 28, Although there is a direct laser process which punches the large window method which punches the resin layer 27 by the CO2 laser, a copper foil coat 28, and the resin layer 27 at a stretch by the CO2 laser after forming a bigger window than an aperture in a copper foil coat 28 With the gestalt of this operation, any approach is applicable.

[0056] Laser beam L runs through the resin layer 27, circuit pattern 24A of the terminal electrode 14 of a ceramic condenser 11 and a printed wired board 22 is reached, and the interlayer connection holes 29 and 30 which this illustrates are formed.

[0057] Then, DESUMIA down stream processing for removing the interlayer connection hole 29 and the resin residue in 30 is performed. This DESUMIA

processing can use acid common oxidizing quality roughening liquid and alkaline oxidizing quality roughening liquid. For example, as acid oxidizing quality roughening liquid, there is chromium / sulfuric-acid roughening liquid, and alkaline oxidizing quality roughening liquid can use potassium permanganate roughening liquid etc.

[0058] He removes partially the rustproofing layer 17 on this DESUMIA processing terminal electrode 14 corresponding to the formation location of the interlayer connection hole 29, and is trying to form opening 17a ( drawing 3 , drawing 4 ) which exposes the surface external electrode layer 16 outside through the interlayer connection hole 29 by setting in process with the gestalt of this operation. Since the rustproofing layer 17 which becomes by water-soluble PURIFURAKKUSU is easily removed by an acid or the alkaline drug solution, it can remove partially only the field corresponding to the formation location of the interlayer connection hole 29 from the external electrode layer 16.

[0059] Then, as shown in drawing 6 E, the process which forms copper plating 31 and 32 is performed to the internal surface of the interlayer connection holes 29 and 30 which performed DESUMIA processing. As the formation approach of copper plating 31 and 32, it can carry out combining nonelectrolytic plating or nonelectrolytic plating, and electrolysis plating.

[0060] After nonelectrolytic plating pretreats cleaning processing which decreases the interior of the formed interlayer connection holes 29 and 30, it is performed in the non-electrolytic copper plating liquid containing a copper ion, a copper complexing agent, a copper reducing agent, pH regulator, etc. by carrying out immersion processing. On the other hand, when combining with electrolysis plating, after forming nonelectrolytic plating thinly, electrolysis plating processing is performed into a copper sulfate bath or a copper pyrophosphate bath.

[0061] Here, when forming the interlayer connection holes 29 and 30 by approaches other than the approaches of forming the interlayer connection holes 29 and 30 by the approach which needs DESUMIA processing for behind, such as a laser process, (for example, when the insulating resin layer 27 consists of

photopolymers and the interlayer connection sections 29 and 30 are formed by the photolithography method using ultraviolet radiation as an exposure light), DESUMIA processing is not necessarily needed. In this case, the rustproofing layer (water-soluble PURIFURAKKUSU) 17 ( drawing 3 , drawing 4 ) corresponding to the formation part of the interlayer connection hole on the terminal electrode 14 is removed at the cleaning process in an above-mentioned head end process.

[0062] Namely, in the above-mentioned cleaning processing, although generally carried out using an alkaline drug solution Water-soluble PURIFURAKKUSU which is carrying out complex association with the copper (external electrode layer 16) of a substrate by the thickness of 1 micrometer or less Only the part corresponding to the formation part of the interlayer connection hole 29 can remove water-soluble PURIFURAKKUSU to cleaning processing of the interlayer connection hole 29 and coincidence, and can make them expose the external electrode layer 16 to the exterior partially on relation easily removable using alkali or an acid (refer to drawing 3 ). In addition, when cleaning processing is considered as the acid degreasing processing using an acid, water-soluble PURIFURAKKUSU can be removed like the above.

[0063] The interlayer connection sections 33 and 34 are formed by forming copper plating 31 and 32 in the internal surface of the interlayer connection holes 29 and 30 as mentioned above. In the formation process of this copper plating 31 and 32, a plating layer is formed also on circuit pattern 24A on a printed wired board 22, and the terminal electrode 14 of a ceramic condenser 11.

[0064] Here, with the gestalt of this operation, since both circuit pattern 24A and the external electrode layer 16 which constitutes the surface of the terminal electrode 14 are formed with copper, copper plating 31 and 32 is attached, and the surroundings are good and, thereby, can secure the junction dependability between a copper foil coat 28, circuit pattern 24A, and the terminal electrode 14.

[0065] The manufacture process of the substrate 21 with built-in components of the gestalt of this operation is completed by performing the process which carries

out patterning of the copper foil coat 28 of copper foil 36 with resin to a predetermined configuration, and finally forms conductor pattern 28A ( drawing 6 F). In addition, conductor pattern 28A can be formed using the well-known photolithography technique over a copper foil coat 28.

[0066] As mentioned above, since the electronic parts (ceramic condenser) 11 with which the surface of the terminal electrode 14 became with copper, and constituted the rustproofing layer 17 from water-soluble PURIFURAKKUSU are used as the built-in components of a substrate with built-in components according to the gestalt of this operation Making it possible to bear the electric junction between the terminal electrode 14 and conductor pattern 28A in the interlayer connection section 33 which consists of copper plating 31, the field which does not contribute to the interlayer connection on the terminal electrode 14 can be covered with the rustproofing layer 17, and predetermined rust prevention can be obtained. Thereby, high junction dependability can be acquired also fully corresponding to the formation of a fine pitch of interlayer connection structure.

[0067] And requiring a process special to removing the rustproofing layer 17 on the terminal electrode 14 corresponding to the formation part of the interlayer connection section 33 can remove partially only the field considered as the request of the rustproofing layer 17 concerned by performing processing usually needed for execution of the process before and behind that absolutely none. Moreover, connection between pattern-patterns and pattern-terminal inter-electrode connection can be once made by copper plating. Substrate built-in-ization of components becomes easy and improvement in productivity is achieved by these things.

[0068] As mentioned above, of course based on the technical thought of this invention, various deformation is possible for this invention, although the gestalt of each operation of this invention was explained, without being limited to these.

[0069] For example, although the chip mold laminating ceramic condenser was mentioned as the example and explained as electronic parts with the gestalt of

each above operation, respectively, of course, it is applicable also to the resistance components of this and a chip mold, or the electronic parts of an insertion mounting mold. In this case, the same effectiveness as the gestalt of the above-mentioned implementation can be acquired by forming the rustproofing layer which constitutes the surface of the terminal electrode of the above-mentioned each part article from copper, or comes by water-soluble PURIFURAKKUSU on it using copper lead material.

[0070] Moreover, in recent years, although semiconductor package components which have the leadframe which a surface becomes with copper, such as an SOP mold and a QFP mold, are developed, this invention is applicable also to such semiconductor package components.

[0071] Furthermore, in the gestalt of the above operation [ 2nd ], although the resin layer of copper foil with resin was applied as an insulating layer under which electronic parts are laid, the thermosetting resin sheet of a semi-hardening condition with adhesive properties, such as not only this but prepreg, may be used, or the photopolymer ingredient of high resolution may be used as the above-mentioned insulating layer. In the case of the latter, the interlayer connection hole connected with the terminal electrode of electronic parts by the photolithography method as mentioned above can be formed that what is necessary is just to form a conductor pattern in the surface by sticking or plating depositing a conductor layer in the case of the former.

[0072]

[Effect of the Invention] Since the rustproofing layer which constitutes the surface of a terminal electrode from copper and comes by water-soluble PURIFURAKKUSU on it is formed according to the electronic parts of this invention as stated above, while being able to respond to unleaded solder mounting, the need of forming the solder plating of SnPb is abolished, and an environmental problem can also be coped with, and soldering nature is not spoiled. Moreover, when using unleaded solder plating, even if it compares, since the monitor management burdens of impurity mixing to a solder tub are

reduced, workability increases, and the mechanical and electric dependability of a joint can also be secured.

[0073] Moreover, since rustproofing of the fields other than the field where the terminal electrode of the electronic parts built in is connected with the interlayer connection section is carried out according to the substrate with built-in components of this invention Since it can constitute from copper plating which formed the interlayer connection section in the internal surface of the interlayer connection hole which penetrates an insulating layer, securing the rust prevention of the terminal electrode in the interior of a substrate It becomes possible to give conductivity easily and proper also to the high interlayer connection hole of an aspect ratio in a minor diameter, and can fully respond to fine pitch-ization of a circuit pattern.

[0074] Furthermore, according to the manufacture approach of the substrate with built-in components of this invention, since the surface of the terminal electrode of electronic parts is copper, copper plating of the interlayer connection section is attached, and the surroundings are good and can fully respond also to a fine pitch pattern. Moreover, junction dependability is securable when only the connection part of the interlayer connection section removes water-soluble PURIFURAKKUSU on a terminal electrode.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the configuration of the terminal electrode of the electronic parts in the gestalt of operation of the 1st of this invention.

[Drawing 2] It is the sectional view showing typically the configuration of the substrate with built-in components in the gestalt of operation of the 2nd of this invention.

[Drawing 3] It is the sectional view expanding and showing the configuration of the interlayer connection section of the substrate with built-in components shown in drawing 2 .

[Drawing 4] It is the perspective view showing typically the configuration of the important section of the interlayer connection section shown in drawing 3 .

[Drawing 5] It is a process sectional view explaining the manufacture approach of the substrate with built-in components in the gestalt of operation of the 2nd of this invention, and in A, the preparation process of a printed wired board and B show the loading process of the chip mold laminating ceramic condenser as electronic parts, and C shows the laminating process of copper foil with resin, respectively.

[Drawing 6] It is a process sectional view explaining the manufacture approach of the substrate with built-in components in the gestalt of operation of the 2nd of this invention, and the process at which A forms copper plating in the formation process of an interlayer connection hole and the internal surface of the interlayer connection hole in which B was formed, and C show the process which carries out patterning of the copper foil coat of copper foil with resin, respectively.

[Drawing 7] It is the perspective view showing the conventional chip mold laminating ceramic condenser soldered on the printed wired board.

[Drawing 8] It is the sectional view showing the configuration of the terminal electrode of the conventional chip mold laminating ceramic condenser.

#### [Description of Notations]

11 [ -- A rustproofing layer, 21 / -- A substrate with built-in components, 22 / -- A printed wired board, 24A 24B / -- A circuit pattern, 27 / -- An insulating resin layer, 28 / -- A copper foil coat, 28A / -- 29 A conductor pattern, 30 / -- 31 An interlayer connection hole, 32 / -- 33 Copper plating, 34 / -- The interlayer connection section, 36 / -- Copper foil with resin. ] -- A ceramic condenser (electronic parts), 14 -- A terminal electrode, 16 -- An external electrode layer, 17

---

[Translation done.]

#### \* NOTICES \*

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

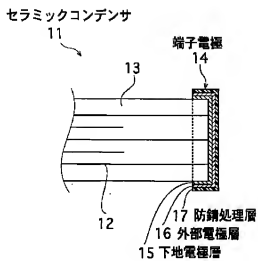
---

#### DRAWINGS

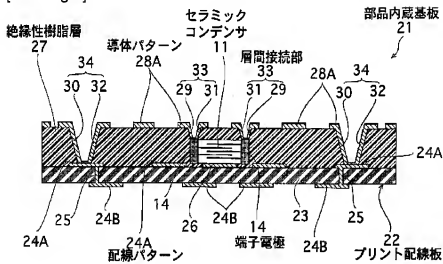
---



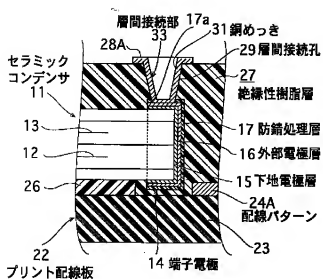
[Drawing 1]



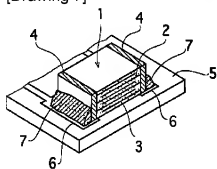
[Drawing 2]



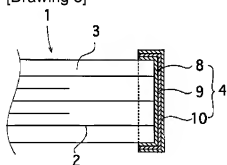
[Drawing 3]



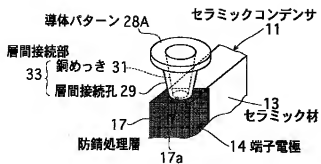
[Drawing 7]



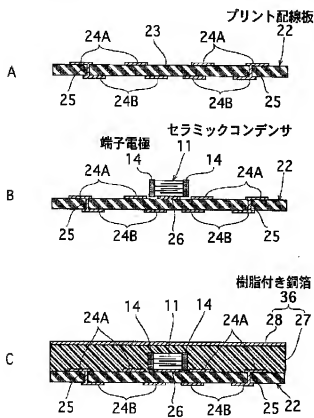
[Drawing 8]



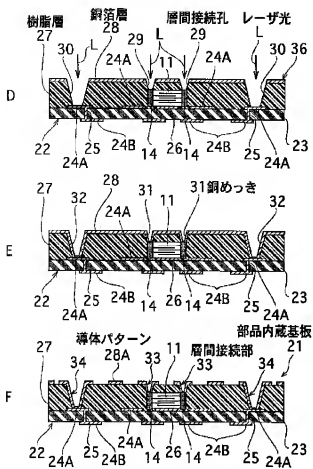
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]

(51)Int.Cl. <sup>7</sup>	識別番号	F I	アボコード* (参考)	
H 0 5 K 3/46		H 0 5 K 3/46	Q	5 E 0 2 8
			N	5 E 3 4 6
			X	
H 0 1 C 1/142		H 0 1 C 1/142		
H 0 1 G 4/252		H 0 5 K 3/00	N	
審査請求 未請求 請求項の数15 O L (全 10 頁) 最終頁に続く				

(21)出願番号 特願2002-116100(P2002-116100)

(22)出願日 平成14年4月18日(2002.4.18)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 石井 正美

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 大瀬 研

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100072350

弁理士 飯坂 泰雄

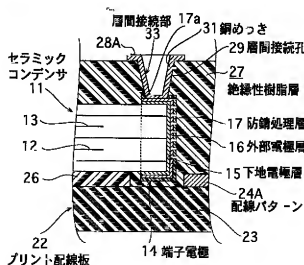
最終頁に続く

## (54)【発明の名称】 電子部品、部品内蔵基板および部品内蔵基板の製造方法

## (57)【要約】

【課題】 無鉛はんだ実装に対応でき、作業性および接合信頼性を確保できる電子部品、および、層間の電気的接続を信頼性高く行うことができ、配線パターンをファインピッチ化にも対応する部品内蔵基板を提供すること。

【解決手段】 電子部品11の端子電極14の表層を銅で構成しその上に水溶性プリフラックスでなる防錆処理層17を形成する。防錆処理層17ははんだ付け時に除去されて下地の銅が露出され、無鉛はんだに対する濡れ性を確保する。部品11を基板内部に収容する場合の層間接続は銅めっき31に担わせることにより、層間接続孔29の小径化、高アスペクト比化に対応できる。なお、層間接続孔33に対応する部位の防錆処理層17の除去は、レーザ加工後のデスミア処理または銅めっき31の形成に先だつてのめっき前処理で容易に行うことができる。



## 【特許請求の範囲】

【請求項1】 端子電極の表層が銅であり、前記銅でなる端子電極の表層に防錆処理層が形成された電子部品であって、

前記防錆処理層が、水溶性プリフラックスでなることを特徴とする電子部品。

【請求項2】 前記電子部品が、チップ型積層セラミックコンデンサまたはチップ型抵抗部品であることを特徴とする請求項1に記載の電子部品。

【請求項3】 前記水溶性プリフラックスが、イミダゾール系であることを特徴とする請求項2に記載の電子部品。

【請求項4】 絶縁層と、前記絶縁層の一方の面に形成された導体層と、前記絶縁層の内部に収容される電子部品と、前記導体層と前記電子部品の端子電極との間を導通させるための層間接続部とを備えた部品内蔵基板であって、

前記端子電極の表層が銅であり、前記銅でなる端子電極の表層の一部の領域が、前記層間接続部と電気的に接続される一方、他の領域には防錆処理層が形成されていることを特徴とする部品内蔵基板。

【請求項5】 前記防錆処理層が、水溶性プリフラックスであることを特徴とする請求項4に記載の部品内蔵基板。

【請求項6】 前記電子部品が、チップ型積層セラミックコンデンサまたはチップ型抵抗部品であることを特徴とする請求項4に記載の部品内蔵基板。

【請求項7】 前記層間接続部が、前記絶縁層を貫通する層間接続孔の内壁面に銅めっきが形成されてなることを特徴とする請求項4に記載の部品内蔵基板。

【請求項8】 前記水溶性プリフラックスが、イミダゾール系であることを特徴とする請求項5に記載の部品内蔵基板。

【請求項9】 前記絶縁層および前記導体層が、それぞれ、樹脂付き銅箔の樹脂層およびその銅箔層からなることを特徴とする請求項4に記載の部品内蔵基板。

【請求項10】 前記電子部品が、前記絶縁層の他方の面に積層されるプリント配線板上に搭載されていることを特徴とする請求項4に記載の部品内蔵基板。

【請求項11】 電子部品を内部に収容した部品内蔵基板の製造方法であって、

表層が銅でなる電子部品の端子電極を水溶性プリフラックスでコーティングする工程と、

前記電子部品を絶縁層の内部に収容する工程と、前記絶縁層に対し、前記収容した電子部品の端子電極を外へ露出するための層間接続孔を形成する工程と、前記層間接続孔の形成部位に対応する部分のみ前記電子電極上の水溶性プリフラックスを除去する工程と、前記層間接続孔の内壁面に銅めっきを形成する工程とを有することを特徴とする部品内蔵基板の製造方法。

【請求項12】 前記層間接続孔が、レーザ加工法で形成され、

前記水溶性プリフラックスを部分的に除去する工程が、前記層間接続孔形成後のデスミア処理工程において行われることを特徴とする請求項11に記載の部品内蔵基板の製造方法。

【請求項13】 前記層間接続孔が、フォトリソグラフィ法で形成され、前記水溶性プリフラックスを部分的に除去する工程が、前記銅めっき形成前の前処理工程において行われることを特徴とする請求項11に記載の部品内蔵基板の製造方法。

【請求項14】 前記電子部品が、プリント配線板上の非導体部に接着されており、前記電子部品を絶縁層の内部に収容する工程が、前記プリント配線板の前記電子部品が接着される面に、樹脂付き銅箔の樹脂層を積層する工程であることを特徴とする請求項11に記載の部品内蔵基板の製造方法。

【請求項15】 前記水溶性プリフラックスとして、イミダゾール系の水溶性プリフラックスを用いることを特徴とする請求項11に記載の部品内蔵基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、無鉛はんだ実装に対応できる電子部品、ならびに、当該部品を絶縁層の内部に収容した部品内蔵基板および部品内蔵基板の製造方法に関する。

【0002】

【従来の技術】一般に、電子機器では、プリント配線板に印刷された配線回路パターン上に各種部品をはんだ付けして搭載することにより、組立が行われる。このはんだ付けに用いるはんだは、Sn（すず）とPb（鉛）からなる合金が広く汎用的に用いられており、プリント配線板に接続される部品電極に対しても、はんだが濡れやすいようにSnとPbからなるはんだめっきが施されていた。

【0003】図7に、電子部品として例えばチップ型積層セラミックコンデンサをプリント配線板にはんだ付けした状態を示す（特開平5-74644号）。チップ型積層セラミックコンデンサ1は、表面に内部電極パターン2が形成された薄膜シート状のセラミック材3を多層に積層し、その積層体の両側面にそれぞれ共通の端子電極4、4を形成して、各内部電極パターン2を互い違いに並列に接続した構造を有している。そして、このセラミックコンデンサ1をプリント配線板5に実装する場合には、プリント配線板5上に形成された配線回路パターン6、6に対し、端子電極4、4をそれぞれはんだ7で接合するようにしている。

【0004】図8は、従来のチップ型積層セラミックコンデンサ1の端子電極4の断面構造の一例を示してい

る。下地電極層8は、PdAg（パジウム銀）、Ag、Ni（ニッケル）等が焼成等で形成される。下地電極層8が例えばAgで形成されている場合、これとはんだが直に接触すると、Agがはんだ中に溶解するという問題（Agくわれ）が生じる。これを防止するために、この下地電極層8上にはバリア層として、例えばNiやCu（銅）からなる中間電極層9が形成されている。そして、この中間電極層9上に、SnPbからなるはんだめっきを施して表面処理し、これを外部電極層10としていく。

【0005】ところが、近年、地球環境保護の観点から、環境汚染物質であるPbを使用しない、いわゆる無鉛はんだを電子機器の製造に使用する動きが強まっている（日経エレクトロニクス1999年11月号p.98）。無鉛はんだ材料としては、SnAg（すず銀）系はんだ、SnAgCu（すず銀銅）系はんだ、SnAgBiCu（すず銀銅）系はんだ、SnZn（すず亜鉛）系はんだ等が提案されており、これらはいずれも原材料にPbを用いずに作製される。

【0006】このような無鉛はんだを用いた実装プロセスに、従来のPb入りのはんだめっき部品を適用すると、次のような問題が生じる。

【0007】ウェーブはんだ付けプロセスにおいては、溶解した無鉛はんだ中に部品電極めっきのSnPb成分が溶け込み、生産枚数が増えるに伴い、槽内はんだ中のPb成分が増大してしまう。不純物として混入したPbにより、はんだの融点、表面張力、流体特性等が変化するため、生産管理が難しくなるという問題がある。また、無鉛はんだ中にPbが混入することにより、接合信頼性に悪影響を及ぼすリフトオフが発生し易くなるという報告もある（森ら、Proc. of Mate 2001, pp417-422, 2001）。

【0008】一方、リフローはんだ付けプロセスにおいては、Biが添加された無鉛はんだでSnPbめっきされた部品を接続すると、部品電極とはんだの接合界面付近にSnPbBiの3元共晶成分が形成されると考えられている。これは、融点が95℃程度と低いので、接合信頼性に重大な影響を及ぼすとされている。

【0009】これらのことから、部品電極の表面処理も無鉛化することが強く求められており、Snめっき、SnAgめっき、SnBiめっき、SnCuめっき等が検討され、一部実用化もされている。

【0010】しかし、これらの無鉛めっきを部品電極の表面処理に用いても、以下に挙げるような問題が発生する。

【0011】電極表面の無鉛はんだめっきで、最も代表的なのはSnめっきである。しかし、これにはウィスカの懸念が生じる。電子機器の小型化、高機能化に伴い、接続ピッチもさらに狭まってくることが予想されるの

で、ウィスカによる絶縁信頼性低下は重大な問題である。

【0012】SnCuめっきについても、めっき皮膜が圧縮応力を内在しているため、特に、Cu系素材上においては、ウィスカの発生を防止することが本質的には難しいことが報告されている（銅舟、エレクトロニクス実装学会、Vol.4, p.276-281, 2001）。

【0013】また、無鉛めっきの方式も、上述のSnPbめっき電極と同様に、ウェーブはんだ付け時にははんだ浴中に溶け込む。SnAgめっきの不純物成分はSnCu、SnZnはんだ等においては不純物となる。また、SnBiめっきのBi成分はSnCu、SnZn、SnAgCuはんだ等において不純物となる。これらの不純物により、はんだの融点、表面張力、流体特性等が変化するため、生産管理や接合信頼性の確保が難しくなる。

【0014】一方、近年におけるプリント配線板技術においては、基板の高密度実装化、多機能化の流れから、チップ型積層セラミックコンデンサやチップ抵抗等の受動部品あるいは半導体チップやそのパッケージ部品（以下、これらを総称して「電子部品」という。特許請求の範囲においても同じ。）を絶縁層内部に収容した形態の部品内蔵基板の開発が進められている。

【0015】そのなかで、内蔵された電子部品の端子電極を、絶縁層を貫通する層間接続部を介して絶縁層上の導体パターンへ電気的に接続するものがある。この層間接続部は、絶縁層を貫通する層間接続孔の内壁面に銅めっきを形成して構成する懸梁と、層間接続孔内へソルダーペーストを充填して形成する懸梁とがある。

【0016】ここで、内蔵される部品電極にはんだめっきが形成された従来の電子部品を部品内蔵基板に適用する場合、層間接続部を形成するにあたっては、端子電極上のはんだめっきに対する、層間接続用の銅めっきの付きまわり性が悪いために、層間接続孔の内壁面へ銅めっきを形成する工法を採用することができない。

【0017】また、層間接続孔へのソルダーペーストの供給および充填は、層間接続孔の孔径が小さくなるほど、また、そのアスペクト比が大きくなるほど、困難になるという問題がある。更に、ソルダーペーストの供給量を一定にするのも困難であり、多過ぎると層間接続孔からはんだが溢れてランド間のショートを招くおそれがあり、他方、少な過ぎると適正な層間接続が行えなくなってしまう。

【0018】配線パターンのファインピッチ化には、層間接続孔の小径化およびこれに伴う高アスペクト比化は避けられないことから、端子電極にはんだめっきを形成した従来の電子部品を内蔵部品とする部品内蔵基板においては、配線パターンのファインピッチ化に対応することが非常に困難となる。また、ソルダーペーストの供給を適切に制御しないと、適正な層間接続が行えなくなってしまう。

【0019】

【発明が解決しようとする課題】本発明は上述の問題に鑑みてなされ、無鉛はんだ実装に対応でき、かつ、はんだ付け作業性や接合部の機械的、電気的信頼性を確保できる電子部品を提供することを課題とする。

【0020】また、本発明は、層間の電気的接続を信頼性高く行うことができ、配線パターン上のファインピッチ化にも十分に対応することができる部品内蔵基板および部品内蔵基板の製造方法を提供することを課題とする。

【0021】

【課題を解決するための手段】以上の課題を解決するに当たり、本発明の電子部品は、端子電極の表層が銅であり、その表層に形成されている防錆処理層が、水溶性プリフラックスでなれることを特徴とする。

【0022】端子電極の表層が銅であるので、有鉛・無鉛いずれのはんだであっても、はんだ濡れ性は良好である。また、防錆処理層としての水溶性プリフラックスは、銅となる端子電極の表層の酸化を防止できるものであれば特に限定されないが、イミダゾール系の水溶性プリフラックスを用いるのが好ましい。水溶性プリフラックスによる防錆層は、通常のはんだ付け工程で除去されるために、これがはんだ濡れ性を阻害することはない。

【0023】したがって、本発明の電子部品によれば、鉛を含む合金による電極表面処理（はんだめっき）が不要となるため、それ自体で環境負荷を下げられるばかりでなく、無鉛はんだ実装にも対応することが可能となる。また、はんだ付け時にめっき中の鉛成分が溶出することもないので、機械的、電気的なはんだ付け信頼性を確保することができる。

【0024】一方、本発明の部品内蔵基板は、絶縁層と、この絶縁層の一方の面に形成された導体層と、上記絶縁層の内部に収容される電子部品と、上記導体層と電子部品の端子電極との間を導通させるための層間接続部とを備え、上記端子電極の表層が銅であり、その表層の一部の領域が層間接続部と電気的に接続される一方、その表層の他の領域には、防錆処理層が形成されている。

【0025】本発明の部品内蔵基板は、内蔵される電子部品の端子電極が、層間接続部と接続される領域以外の領域が防錆処理されているので、基板内部における端子電極の防錆作用が得られる。また、層間接続部を、絶縁層を貫通する層間接続孔の内壁面に銅めっきを形成して構成することにより、小径でアスペクト比の高い層間接続孔に対しても容易に導電性を付与することが可能となり、配線パターンのファインピッチ化に十分に対応して適正な層間接続作用を行うことができる。

【0026】また、本発明の部品内蔵基板の製造方法は、表層が銅である電子部品の端子電極を水溶性プリフラックスでコーティングする工程と、この電子部品を絶縁層の内部に収容する工程と、その絶縁層に対し、収容した電子部品の端子電極を外部へ露出するための層間接

続孔を形成する工程と、層間接続孔の形成部位に対応する部分のみ上記端子電極上の水溶性プリフラックスを除去する工程と、層間接続孔の内壁面に銅めっきを形成する工程とを有する。

【0027】本発明では、電子部品の端子電極の表層が銅であるので、層間接続部の銅めっきの付きまわりが良好であり、ファインピッチパターンにも十分に対応することができる。また、層間接続部の接続部位のみ端子電極上の水溶性プリフラックスを除去することにより、接合信頼性を確保できる。水溶性プリフラックスの部分的な除去は、酸またはアルカリ性の薬液を用いて容易に行うことができ、例えば無電解めっきの前処理工程と同時に進めるので、既存のめっき形成プロセスを用いて本発明を実施できる。

【0028】

【発明の実施の形態】以下、本発明の各実施の形態について図面を参照して説明する。

【0029】（第1の実施の形態）本実施の形態では、本発明の電子部品として、チップ型積層セラミックコンデンサ（以下、単にセラミックコンデンサという。）への適用例について説明する。図1は、そのセラミックコンデンサの断面構造を示している。

【0030】セラミックコンデンサ11は、表面に内部電極パターン12が形成された薄層シート状のセラミック材13を多層に積層し、その積層層の両端部にそれぞれ共通の端子電極14（図では、一端側の端子電極のみ示す。）を形成して、各内部電極パターン12を互いに並列に接続した構造を有している。

【0031】セラミック材13は、例えばチタン酸バリウム（ $\text{BaTiO}_3$ ）やPZT（ $\text{PbTiO}_3$ （チタン酸鉛）と $\text{PbZrO}_3$ （ジルコン酸鉛）との混合物）等のセラミック誘電体で構成される。内部電極パターン12は、例えばニッケル（Ni）やパラジウム（Pd）などからなり、セラミック材13にペースト等の形態で塗布された後、焼成して形成される。端子電極14は、下地電極層15と、外部電極層16とを有している。

【0032】下地電極層15は、Pd、Ag、Ni等、通常のチップ部品に用いられているものがそのまま適用でき、焼成等で形成される。本発明では、この下地電極層15に、中間電極層を介さずに外部電極層16が形成される。外部電極層16は、銅（Cu）で形成される。外部電極層16の形成は、例えば電解めっきにより行うことができ、その厚さは1μm以上10μm以下、本実施の形態では3〜5μmとされている。

【0033】端子電極14には、その表層である外部電極層16の上に、水溶性プリフラックスでなる防錆処理層17が形成されている。水溶性プリフラックスは、溶剤型プリフラックスのように製造時に多量の揮発性有機化合物（VOC；volatile organic compounds）を使用しないことから、環境保全の観点から有利である。



【0034】水溶性アクリラックスからなる防錆処理層17は、浸漬法により外部電極層16上に形成することができ、比較的安価に端子電極14の防錆処理を行うことができる。

【0035】また、水溶性アクリラックスとして、イミダゾール系の水溶性アクリラックスを用いることによって、銅でなる外部電極層16上に選択的に防錆処理層を形成することが可能である。ここで、イミダゾール系としては、アルキルイミダゾール、フェニルイミダゾール、ペンゾイミダゾール等が該当する。

【0036】水溶性アクリラックスでなる防錆処理層17は、例えば1 $\mu$ m以下の厚さで端子電極14の外部電極層16上に形成され、外部電極層16を構成する銅との密着結合により、端子電極14上に被着される。

【0037】以上のようにして、本実施の形態のセラミックコンデンサ11が構成される。なお、他端側の端子電極にも、上述した端子電極14と同様な構成を備えているので、その説明は省略するものとする。

【0038】さて、以上のように構成されるセラミックコンデンサ11において、防錆処理層17は端子電極14の表面の酸化を防止するように機能する。また、このセラミックコンデンサ11を図示しないプリント配線板上に実装する際には、防錆処理層17は通常のはんだ付け工程で除去されるために、端子電極14表面の外部電極層16は外部へ露出される。有鉛、無鉛いずれのほうであっても、外部電極層16を形成する銅との濡れ性は良好である。なお、はんだ付けプロセスは、ウェーブはんだ付け、リフローはんだ付けのいずれのプロセスも適用可能である。

【0039】したがって、本実施の形態によれば、端子電極14に対し、鉛を含む合金による電極表面処理が不要となるため、それ自体で環境負荷を下げられるばかりでなく、無鉛はんだ実装にも対応することが可能である。

【0040】また、本実施の形態によれば、鉛を含む合金による電極表面処理が不要となるために、はんだ付けプロセス時において無鉛はんだ中への鉛成分の溶出がなくなり、これにより、品質管理負担が低減されるのではんだ付け作業性が向上するとともに、良好なはんだ接合部が得られるので機械的、電気的な接合信頼性が確保される。

【0041】（第2の実施の形態）次に、本発明の第2の実施の形態について説明する。図2は、本実施の形態の部品内蔵基板21の構成を示している。部品内蔵基板21は、電子部品として、第1の実施の形態で説明したセラミックコンデンサ11を内蔵している。

【0042】セラミックコンデンサ11は、プリント配線板22の上に非導電性の接着剤26を介して接合されている。プリント配線板22は、例えば両面銅張積層板で構成され、絶縁基材23と、その両面の導体層（銅）

を所定形状にパターンニング形成してなる配線パターン24A、24Bとを備えている。

【0043】絶縁基材23は、例えば、ガラス繊維にエポキシ樹脂やポリイミド樹脂を含浸させたもの、紙にフェノール樹脂を含浸させたもの、ガラス繊維にビスマレイミドトリアジン樹脂とエポキシ樹脂との混合物（商品名：Bトレジ）を含浸させたもの等の有機系材料で構成されるが、これ以外にも、アルミナやガラス含有セラミックス、窒化アルミニウム等のセラミック系材料で構成することも可能である。

【0044】配線パターン24A、24Bは、部分的に、スルーホール25を介して互いに電気的に接続されている。スルーホール25は、従来公知の構成を有し、絶縁基材23に形成した貫通孔とその内壁面に形成した銅等の導電めっきとから構成されたり、あるいは、上記貫通孔内にはんだや導電ペースト等の導電材料を充填して構成される。

【0045】プリント配線板22の上面には、セラミックコンデンサ11を置くように絶縁層としての絶縁性樹脂層（以下、単に「樹脂層」ともいう。）27が積層されている。セラミックコンデンサ11は、この絶縁性樹脂層27の構成樹脂によってモールドされている。

【0046】絶縁性樹脂層27の上面には、銅箔等を所定形状にパターンニング形成してなる導体パターン28Aが形成されている。この導体パターン28Aは、プリント配線板22上の配線パターン24Aとセラミックコンデンサ11の端子電極14とに対して、層間接続部33、34を介して電気的に接続されている。

【0047】層間接続部33、34は、絶縁性樹脂層27を貫通する層間接続孔29、30の内壁面に対して銅めっき31、32を施してなるビアホールで構成される。図3および図4は、導体パターン28Aとセラミックコンデンサ11の端子電極14との間を接続する層間接続部33の詳細を示している。

【0048】セラミックコンデンサ11の端子電極14においては、第1の実施の形態で説明したように、イミダゾール系の水溶性アクリラックスでなる防錆処理層17によって、銅でなる外部電極層16の防錆作用がなされているが、外部電極層16の一部の領域は、層間接続部33との電気的な接続を確保するために、開口17aを介して部分的に外部へ露出され、層間接続孔29の内壁面とともに銅めっき31によって被覆されている。

【0049】次に、以上のように構成される本実施の形態の部品内蔵基板21の製造方法について図5および図6を参照して説明する。

【0050】まず、図5Aに示すように、絶縁基材23の各面に配線パターン24A、24Bが形成され、部分的にスルーホール25を設けて層間の電気的な接続が行われたプリント配線板22を準備または作製する。なお、プリント配線板22は図示する両面基板に限らず、

片面基板や５層以上の多層基板であってもよい。

【００５１】次に、図５Ｂに示すように、プリント配線板２２の上面の配線パターン２４Ａが形成されていない所定の領域に接着剤２６を塗布し、その上に、第１の実施の形態で説明した構成のセラミックコンデンサ１１を載置して、当該セラミックコンデンサ１１とプリント配線板２２とを一体化させる。

【００５２】このセラミックコンデンサ１１がプリント配線板２２上へ搭載される前には、端子電極１４の表面に防錆処理層１７として、イミダゾール系の水溶性アクリラックスを約１μm以下の厚さでコーティングする工程が行われる。水溶性アクリラックスのコーティング方法としては、浸漬法、スプレー法等の公知の手法を用いることができる。

【００５３】続いて、図５Ｃに示すように、プリント配線板２２の上面に対し、樹脂付き銅箔３６の接着性の樹脂層２７を貼り付け、積層する。このとき、セラミックコンデンサ１１は、樹脂層２７を構成する接着樹脂によりモールドされる。また、セラミックコンデンサ１１の端子電極１４上には防錆処理層１７が形成されているので、樹脂付き銅箔３６の積層に伴う加熱処理による当該端子電極１４の変色が防止される。

【００５４】次に、例えば、図６Ｄに示すように樹脂付き銅箔３６の銅箔層２８側からレーザ光Ｌを照射して、セラミックコンデンサ１１の端子電極１４およびプリント配線板２２の配線パターン２４Ａに連絡する層間接続孔２９、３０を形成する工程が行われる。

【００５５】レーザ光を用いた樹脂付き銅箔３６の穿孔方法としては、銅箔層２８に孔径と同径のウィンド（窓）を形成した後、孔径よりも大きいCO<sub>2</sub>レーザで樹脂層２７を穿孔するコンフォーマルマスク法、銅箔層２８に孔径よりも大きなウィンドを形成した後、樹脂層２７をCO<sub>2</sub>レーザで穿孔するラージウィンド法、そして、銅箔層２８および樹脂層２７をCO<sub>2</sub>レーザで一時的に穿孔するダイレクトレーザ加工法等があるが、本実施の形態では、いずれの方法も適用可能である。

【００５６】レーザ光Ｌは、樹脂層２７を突き抜け、セラミックコンデンサ１１の端子電極１４およびプリント配線板２２の配線パターン２４Ａに到達し、これにより図示するような層間接続孔２９、３０が形成される。

【００５７】その後、層間接続孔２９、３０内の樹脂残さを除去するためのデスマリア処理工程が行われる。このデスマリア処理は、一般的な酸性の酸化性粗化液やアルカリ性の酸化性粗化液を用いることができる。例えば、酸性の酸化性粗化液としては、クロム／硫酸粗化液があり、アルカリ性の酸化性粗化液は過マンガン酸カリウム粗化液等を用いることができる。

【００５８】本実施の形態では、このデスマリア処理工程において、層間接続孔２９の形成位置に対応する端子電極１４上の防錆処理層１７を部分的に除去して、表層

の外部電極層１６を層間接続孔２９を介して外部へ露出させる開口１７ａ（図３、図４）を形成するようにしている。水溶性アクリラックスでなる防錆処理層１７は、酸またはアルカリ性の薬液によって容易に除去されるので、層間接続孔２９の形成位置に対応する領域のみ、部分的に、外部電極層１６から除去できる。

【００５９】続いて、図６Ｅに示すように、デスマリア処理を施した層間接続孔２９、３０の内壁面に対して、銅めっき３１、３２を形成する工程が行われる。銅めっき３１、３２の形成方法としては無電解めっき、または、無電解めっきと電解めっきとを組み合わせる工程を行うことができる。

【００６０】無電解めっきは、形成した層間接続孔２９、３０の内部を脱脂する脱脂処理等の前処理を行った後、銅イオン、銅の錯化剤、銅の還元剤およびpH調整剤などを含有する無電解銅めっき液に浸漬処理することによって行われる。一方、電解めっきと組み合わせる場合には、薄く無電解めっきを形成した後に、例えば、硫酸銅浴やヒヨリン酸銅浴中において電解めっき処理が行われる。

【００６１】ここで、レーザ加工法等、後にデスマリア処理を必要とする方法で層間接続孔２９、３０を形成する方法以外の方法で、層間接続孔２９、３０を形成する場合、例えば、絶縁性樹脂層２７が感光性樹脂で構成され、紫外光を露光光として用いたフォトリソグラフィ法によって層間接続部２９、３０が形成される場合には、デスマリア処理は必ずしも必要とされない。この場合、端子電極１４上の層間接続孔の形成部位に対応する防錆処理層（水溶性アクリラックス）１７（図３、図４）は、上述の前処理工程における脱脂工程で除去される。

【００６２】すなわち、上記脱脂処理においては、一般的にアルカリ性の薬液を用いて行われるが、１μm以下の厚さで下地の銅（外部電極層１６）と錯体結合している水溶性アクリラックスは、アルカリまたは酸を用いて容易に除去できる関係上、層間接続孔２９の脱脂処理と同時に、層間接続孔２９の形成部位に対応する部位のみ水溶性アクリラックスを除去して、外部電極層１６を部分的に外部へ露出させることができる（図３参照）。なお、脱脂処理が、酸を用いた酸脱脂処理とされる場合においても、上記と同様に水溶性アクリラックスを除去することができる。

【００６３】以上のようにして、層間接続孔２９、３０の内壁面に銅めっき３１、３２が形成されることによって、層間接続部３３、３４が形成される。この銅めっき３１、３２の形成工程においては、プリント配線板２２上の配線パターン２４Ａおよびセラミックコンデンサ１１上の端子電極１４上にも、めっき層が形成される。

【００６４】ここで、本実施の形態では、配線パターン２４Ａおよび、端子電極１４の表層を構成する外部電極層１６がともに銅で形成されているので、銅めっき３

1、32の付きまわりが良好であり、これにより銅箔層28と配線パターン24Aおよび端子電極14との間の接合信頼性を確保することができる。

【0065】最後に、樹脂付き銅箔36の銅箔層28を所定形状にパターンニングして導体パターン28Aを形成する工程を行うことによって、本実施の形態の部品内蔵基板21の製造プロセスが完了する(図6F)。なお、導体パターン28Aは、銅箔層28に対する公知のフォトリソグラフィ技術を用いて形成することができる。

【0066】以上、本実施の形態によれば、端子電極14の表層が銅でなりその防錆処理層17を水溶性ブリフックスで構成した電子部品(セラミックコンデンサ)11を部品内蔵基板の内蔵部品としているので、端子電極14と導体パターン28Aとの間の電気的接合を銅めっき31からなる層間接続部33で担うことを可能としながら、端子電極14上の層間接続に寄与しない領域を防錆処理層17で被覆して所定の防錆作用を得ることができる。これにより、層間接続構造のフィンピッチ化にも十分に対応して高い接合信頼性を得ることができる。

【0067】しかも、層間接続部33の形成部位に対応する、端子電極14上の防錆処理層17を除去するのに特別な工程を要することは一切なく、その前後の工程の遂行に連係必要とされる処理を行うことによって当該防錆処理層17の所望とする領域のみを部分的に除去することができる。また、パターン-パターン間の接続とパターン-端子電極間の接続とを、一度の銅めっきにより行うことができる。これらのことにより、部品の基板内蔵化が容易となり、生産性の向上が図られる。

【0068】以上、本発明の各実施の形態について説明したが、勿論、本発明はこれらに限定されることなく、本発明の技術的思想に基づいて種々の変形が可能である。

【0069】例えば以上の各実施の形態では、電子部品として、チップ型積層セラミックコンデンサを例に挙げてそれぞれ説明したが、勿論、これだけに限らず、チップ型の抵抗部品や挿入実装型の電子部品にも適用可能である。この場合、上記各部品の端子電極の表層を銅で構成するか、または銅のリード材を用い、その上に水溶性ブリフックスでなる防錆処理層を形成することによって、上記実施の形態と同様な効果を得ることができる。

【0070】また、近年においては、表層が銅でなりリードフレームを有するSOP型、QFP型等の半導体パッケージ部品が開発されているが、このような半導体パッケージ部品に対しても、本発明は適用可能である。

【0071】さらに、以上の第2の実施の形態においては、電子部品が埋設される絶縁層として樹脂付き銅箔の樹脂層を適用したが、これに限らず、例えばブリフックス等の接着性のある半硬化状態の熱硬化性樹脂シートを用いたり、あるいは高解像度の感光性樹脂材料を上記絶縁

層として用いてもよい。前者の場合にはその表層に導体層を貼着あるいはめっき析出させることによって導体パターンを形成すればよく、また、後者の場合には上述のようにフォトリソグラフィ法によって電子部品の端子電極と連絡する層間接続孔を形成することができる。

【0072】【発明の効果】以上述べたように、本発明の電子部品によれば、端子電極の表層を銅で構成しその上に水溶性ブリフックスでなる防錆処理層を形成しているため、無鉛はんだ実装に対応できるとともに、SnPbのはんだめっきを形成するの必要をなくして環境問題にも対応でき、また、はんだ付け性が損なわれることもない。また、無鉛はんだめっきを使用する場合に比べても、はんだ槽への不純物混入の監視管理負担が削減されるので作業性が高まり、接合部の機械的、電気的信頼性を確保することができる。

【0073】また、本発明の部品内蔵基板によれば、内蔵される電子部品の端子電極が、層間接続部と接続される領域以外の領域が防錆処理されているので、基板内部における端子電極の防錆作用を確保しながら、層間接続部を、絶縁層を貫通する層間接続孔の内壁面に形成した銅めっきで構成できるので、小径でアスペクト比の高い層間接続孔に対しても容易かつ適正に導電性を付与することが可能となり、配線パターンのフィンピッチ化に十分に対応することができる。

【0074】さらに、本発明の部品内蔵基板の製造方法によれば、電子部品の端子電極の表層が銅であるので、層間接続部の銅めっきの付きまわりが良好であり、フィンピッチパターンにも十分に対応することができる。また、層間接続部の接続部位のみ端子電極上の水溶性ブリフックスを除去することにより、接合信頼性を確保できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における電子部品の端子電極の構成を示す断面図である。

【図2】本発明の第2の実施の形態における部品内蔵基板の構成を模式的に示す断面図である。

【図3】図2に示した部品内蔵基板の層間接続部の構成を拡大して示す断面図である。

【図4】図3に示した層間接続部の要部の構成を模式的に示す斜視図である。

【図5】本発明の第2の実施の形態における部品内蔵基板の製造方法を説明する工程断面図であり、Aはプリント配線板の準備工程、Bは電子部品としてのチップ型積層セラミックコンデンサの搭載工程、Cは樹脂付き銅箔の積層工程をそれぞれ示す。

【図6】本発明の第2の実施の形態における部品内蔵基板の製造方法を説明する工程断面図であり、Aは層間接続孔の形成工程、Bは形成した層間接続孔の内壁面へ銅めっきを形成する工程、Cは樹脂付き銅箔の銅箔層をバ

ターニングする工程をそれぞれ示す。

【図7】プリント配線板上にはんだ付けされた従来のチップ型積層セラミックコンデンサを示す斜視図である。

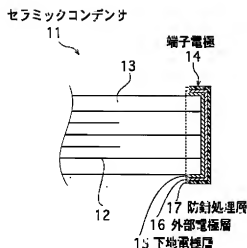
【図8】従来のチップ型積層セラミックコンデンサの端子電極の構成を示す断面図である。

【符号の説明】

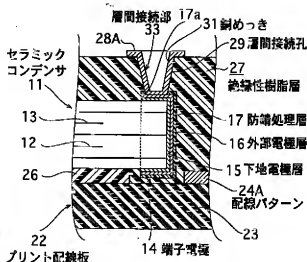
11…セラミックコンデンサ（電子部品）、14…端子

電極、16…外部電極層、17…防錆処理層、21…部品内蔵基板、22…プリント配線板、24A、24B…配線パターン、27…絶縁性樹脂層、28…銅箔層、28A…導体パターン、29、30…層間接続孔、31、32…銅めっき、33、34…層間接続部、36…樹脂付き銅箔。

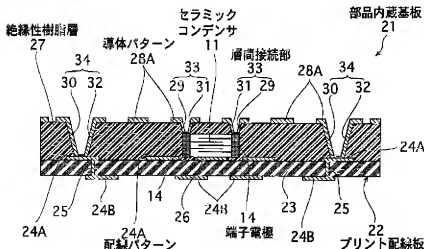
【図1】



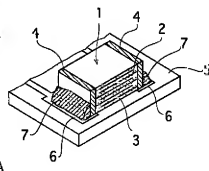
【図3】



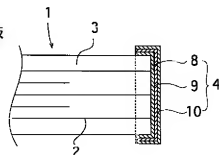
【図2】



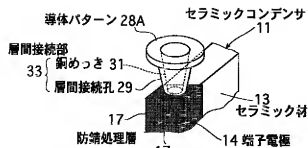
【図7】



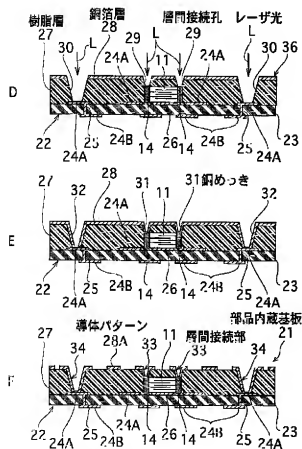
【図8】



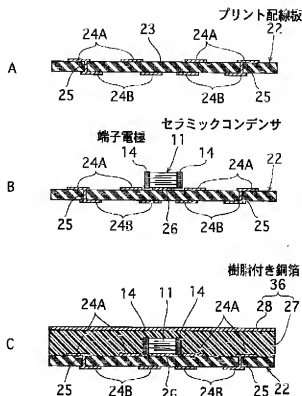
【図4】



【図6】



【図5】



フロントページの続き

(51)Int. Cl.<sup>7</sup>

H05K 3/00

識別記号

FI

H01G 1/14

(参考)

V

Fターム(参考) 5E028 AA10 BB01 CA02 DA04 JC06  
JC11  
5E346 AA06 AA12 AA15 AA32 AA35  
AA43 AA60 BB01 BB16 CC02  
CC08 CC32 DD02 DD12 EE02  
EE06 EE07 FF03 FF07 FF45  
GG15 GG16 GG17 GG28 GG40  
HH07 HH25